UNIVERSIDADE FEDERAL DO ESPÍRITO SANTO

DEPARTAMENTO DE ENGENHARIA ELÉTRICA (DEE)

[MOD-PH11] Metodologia EPDA, Leiaute em gdsfactory e Fabricação MPW

Automação Eletrônica-Fotônica, Síntese de Leiaute GDSII, DRC no KLayout e Fundições MPW

Prof. Marcelo Eduardo Vieira Segatto

LabTel — Laboratório de Telecomunicações | IN-Foton





Sumário do Módulo [MOD-PH11]

1. O Fluxo de Projeto EPDA
2. Projeto Baseado em Código: gdsfactory
3. Verificação de Regras de Desenho (DRC) no KLayout
4. O Modelo de Negócios Multi-Project Wafer (MPW)
5. Retículo de Teste e Estruturas de Calibração
6. Conclusão do Curso de Fotônica Integrada

Evolução de EDA para EPDA em Circuitos Fotônicos

- **Complexidade Crescente dos PICs:**
  - Circuitos fotônicos modernos integram milhares de componentes ópticos e fios elétricos (co-packaging óptico, matrizes neurais, DWDM denso).
  - O desenho manual em ferramentas CAD genéricas é inviável, propenso a erros fatais e custoso.
- **Fluxo de Projeto Hierárquico EPDA:**
  1. **Especificação e Esquemático:** Definição da arquitetura e interconexão funcional.
  2. **Simulação Circuital:** Modelos compactos de parâmetros S via `SAX` / `Simphony`.
  3. **Síntese de Leiaute:** Geração orientada por código Python via `gdsfactory`.
  4. **Verificação Física:** DRC (*Design Rule Checking*) e LVS (*Layout vs Schematic*).
  5. **Tape-out:** Exportação do arquivo binário final GDSII / OASIS para a fundição.

O Framework gdsfactory: Filosofia e Vantagens

`gdsfactory` é o padrão aberto da indústria para síntese programática de PICs em Python:

Pilares do gdsfactory

- **Design as Code:** Todo o chip é código Python puro, versionável via Git.
- **PCells Paramétricas:** Células geradas dinamicamente com validação de tipos (`pydantic`).
- **Roteamento Automático:** Roteadores com curvas de Euler, raios mínimos e casamento de caminhos ópticos.

Conceito de Porta Óptica (Port)

Cada componente possui portas orientadas com metadados estritos:

$$\text{Port} = (x, y, w, \theta, \text{layer})$$

O roteador conecta automaticamente portas respeitando as regras do PDK da fundição.

Regras Físicas de Litografia e DRC no KLayout

A litografia DUV por imersão ($\lambda = 193\,\text{nm}$) impõe restrições geométricas rigorosas:

Principais Regras DRC

- **Largura Mínima (Width):** $w_{\min} \approx 100$ a $180\,\text{nm}$.
- **Espaçamento Mínimo (Space):** $s_{\min} \approx 100$ a $200\,\text{nm}$ (evita pontes).
- **Área Mínima de Metal:** Evita descolamento durante o lift-off.
- **Densidade de Silício (*Tiling*):** Preenchimento com retângulos flutuantes para planarização CMP.

Validação no KLayout

- `KLayout` executa scripts de DRC em Ruby/Python avaliando intersecções booleanas entre camadas.
- **Zero Violações DRC:** Condição mandatória para que o retículo seja aceito pela fundição no tape-out.

Democratização da Fabricação: O Modelo MPW

Um conjunto de fotomáscaras industriais DUV 193 nm pode custar de US$ 100.000 a US$ 500.000.

Como Funciona o MPW

- Uma lâmina de silício de 200 ou 300 mm é dividida em dezenas de células de clientes (*dies*).
- Cada usuário adquire uma área padronizada (ex.: $5 \times 5\,\text{mm}^2$).
- Os custos das fotomáscaras e das corridas de sala limpa são rateados entre os participantes.

Fundições Globais em Silício

- **AMF** (Singapura): SOI 220 nm e SiN.
- **IMEC** (Bélgica): Plataforma iSiPP50G.
- **AIM Photonics** (EUA): SOI e SiN.
- **CEA-Leti** (França): Processos avançados.
- **Applied Nanotools** (Canadá): Litografia por feixe de elétrons (E-beam) rápida.

Metrologia Óptica: Estruturas de Calibração no Chip

Nenhum chip fotônico deve ser enviado à fundição sem estruturas de calibração metrológica:

Estruturas Mandatórias de Teste

- **Loops de Referência (*Back-to-Back*):** Dois acopladores de grade conectados por guia curto para medir perda de acoplamento fibra-chip.
- **Estruturas de Corte (*Cut-Back*):** Espirais de comprimentos conhecidos (L_1, L_2, L_3) para extrair a perda de propagação em dB/cm.

Calibração de Processo

- **Curvas de Mach-Zehnder Desbalanceadas:** Para extrair índice de grupo n_g e dispersão cromática real.
- **Alvos Litográficos de Vernier:** Para medir desalinhamento entre camadas de corrosão (*etch*) e implantação.

Conclusão da Jornada em Fotônica Integrada

Consolidação Curricular Completa (Módulos 01 ao 11)

- **Fundamentos (01–03):** História, eletromagnetismo vetorial, modos guiados e simulação (FEM, FDTD, EME).
- **Dispositivos Passivos (04–07):** Teoria CMT, acopladores, MMIs, microrressonadores em anel e grades de Bragg/SWG.
- **Ativos e Circuitos (08–10):** Moduladores eletro-ópticos, processadores para IA e biossensores de campo evanescente.
- **Síntese e Tape-out (11):** Metodologia EPDA com `gdsfactory`, validação DRC e fundições MPW.

Parabéns ao Estudante e Pesquisador!

Você concluiu a matriz curricular completa de **Fotônica Integrada** do LabTel / IN-FOTON / UFES, estando apto a projetar, simular, sintetizar e submeter circuitos fotônicos em silício para fabricação profissional em fundições internacionais!